

QUESTA CLOCK-DOMAIN CROSSING

Vérification automatisée du CDC pour les conceptions à haute performance et à faible consommation

Questa CDC est une solution de vérification avancée qui identifie et résout les problèmes de passage de domaine d'horloge (CDC) dans les circuits numériques complexes. Grâce à une analyse structurée qui permet de reconnaître les domaines d'horloge, les synchroniseurs et les structures à faible consommation, Questa CDC détecte les problèmes potentiels de synchronisation et de métastabilité dès les premières étapes de la conception, garantissant ainsi le bon fonctionnement de votre produit à travers plusieurs domaines d'horloge.

Grâce à la vérification CDC automatisée et à des outils de débogage complets, Questa CDC rationalise le processus de vérification et s'intègre harmonieusement à vos flux de travail de conception et de vérification existants. Sa capacité à gérer l'évolutivité au niveau SoC et l'analyse haute performance en fait la solution idéale pour les conceptions à grande échelle et à faible consommation, garantissant une qualité supérieure tout en réduisant le risque d'erreurs coûteuses liées au CDC en production.

Pourquoi opter pour Questa Clock-Domain Crossing (CDC) ?

Analyse exhaustive du transfert de domaine d'horloge

Questa CDC propose une analyse structurée approfondie permettant d'identifier les problèmes de synchronisation, les risques de métastabilité et les violations de protocole dans les domaines d'horloge asynchrone. Ainsi, votre conception est assurée d'être exempte de problèmes critiques de CDC susceptibles d'échapper aux simulations traditionnelles.

Vérification automatisée et adaptable

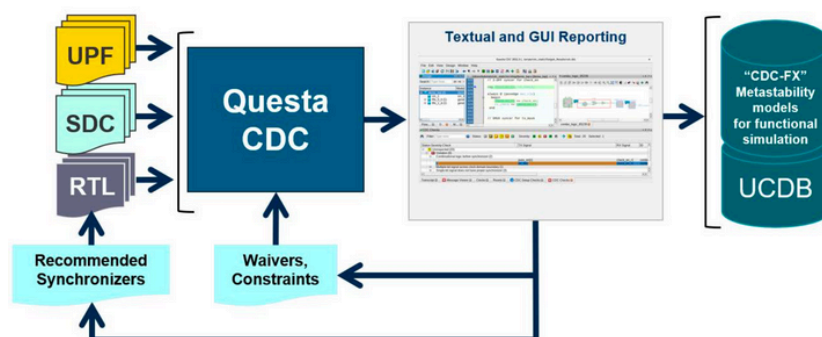
Questa CDC automatise le processus de vérification CDC, prenant en charge l'évolutivité au niveau SoC pour les conceptions à plusieurs milliards de portes. Son approche hiérarchique et ses algorithmes de haute performance réduisent le temps de configuration et offrent des résultats plus rapides et plus précis.

Conscience de l'intention de faible intensité

Questa CDC prend en charge les normes UPF (Unified Power Format) pour assurer la vérification adéquate des éléments à faible consommation, tels que les cellules d'isolation, les cellules de rétention et la mise à l'échelle dynamique de la tension. Cela permet d'éviter les erreurs CDC dans les conceptions à faible consommation.

Intégration fluide et configuration aisée

Grâce à son intégration directe dans la simulation Questa et à ses exigences de configuration minimales, Questa CDC assure une productivité instantanée. Il identifie automatiquement les domaines d'horloge et les synchroniseurs, tout en offrant plus de 50 préconfigurations. Styles de synchronisation établis et prise en charge des synchroniseurs sur mesure.



En utilisant exclusivement votre RTL (ainsi que les contraintes SDC ou les fichiers d'intention de puissance UPF), les solutions Questa CDC génèrent et analysent automatiquement des assertions afin de se prémunir contre les problèmes CDC susceptibles de compromettre l'intégrité de la puce.

Les modèles de métastabilité peuvent être exportés vers Questa Simulation pour une analyse approfondie, et tous les résultats peuvent être transférés à la base de données principale de vérification des progrès via UCDB.

Caractéristiques essentielles du Questa CDC



Vérification automatisée Clock Domain Crossing (CDC)

Questa CDC propose une vérification CDC complète et automatisée en identifiant, via une analyse statique, les domaines d'horloge, les synchroniseurs et les structures basse consommation.

Il garantit que les signaux traversant des domaines d'horloge asynchrones sont correctement synchronisés, évitant ainsi les phénomènes de métastabilité et les erreurs de timing.



Prise en compte des intentions basse consommation

Questa CDC prend en charge les fichiers Unified Power Format (UPF) et s'assure que les éléments de conception basse consommation, tels que les cellules d'isolation ou la variation dynamique de tension, n'introduisent pas de problèmes liés aux CDC.

Il permet de vérifier les franchissements entre domaines d'alimentation et de préserver l'intégrité des architectures basse consommation.



Analyse haute performance et évolutive

Conçu pour une montée en charge au niveau SoC, Questa CDC peut gérer des conceptions comptant des milliards de portes.

Son approche hiérarchique et son utilisation optimisée de la mémoire garantissent des performances élevées, lui permettant de s'adapter efficacement aux conceptions larges et complexes, tout en maintenant un haut niveau de précision.



Outils de debugage complets

Questa CDC offre des capacités de debugage puissantes et intuitives, avec des visualisations schématiques et temporelles dédiées au CDC. Grâce à des interfaces graphiques familières et un code couleur explicite, les concepteurs identifient rapidement les problèmes de franchissement de domaines d'horloge et peuvent les corriger efficacement.



Intégration fluide avec Questa Simulation

Cette CDC s'intègre directement aux outils de simulation Questa, notamment à la technologie brevetée d'injection de métastabilité, permettant aux concepteurs d'évaluer la résilience de leur conception face aux défaillances CDC réelles. Cela permet d'identifier des bogues critiques qui pourraient ne pas être révélés par une analyse statique seule.



Productivité immédiate et assistance automatisée à la correction

Avec une configuration minimale, Questa CDC identifie automatiquement les domaines d'horloge, les structures de synchronisation et les problèmes potentiels de CDC. Il propose des instructions de réparation automatisées, en sélectionnant parmi plus de 50 styles de synchronisation et prise en charge des synchroniseurs sur mesure pour les conceptions propriétaires.